

09/529597

PCT/JP 98/04350

日 本 国 特 許 庁

PATENT OFFICE
JAPANESE GOVERNMENT

28.09.98

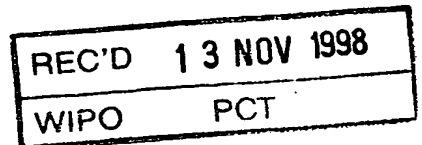
EHU

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application:

1997年10月29日

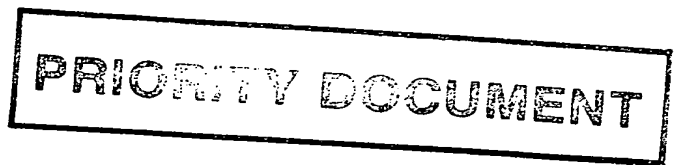


出 願 番 号
Application Number:

平成 9 年特許願第 3 1 2 6 8 6 号

出 願 人
Applicant (s):

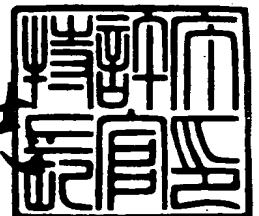
イビデン株式会社



1998年10月30日

特 許 庁 長 官
Commissioner,
Patent Office

伴佐山 建志



出証番号 出証特平 10-3086808

【書類名】 特許願

【整理番号】 110819

【提出日】 平成 9年10月29日

【あて先】 特許庁長官殿

【国際特許分類】 H05K 1/34

【発明の名称】 パッケージ基板

【請求項の数】 1

【発明者】

【住所又は居所】 岐阜県揖斐郡揖斐川町北方 1-1 イビデン株式会社
大垣北工場内

【氏名】 森 要二

【特許出願人】

【識別番号】 000000158

【住所又は居所】 岐阜県大垣市神田町 2丁目 1番地

【氏名又は名称】 イビデン株式会社

【代表者】 遠藤 優

【代理人】

【識別番号】 100095795

【住所又は居所】 名古屋市中区上前津 2丁目 1番 27号 堀井ビル 4階

【弁理士】

【氏名又は名称】 田下 明人

【代理人】

【識別番号】 100098567

【住所又は居所】 名古屋市中区上前津 2丁目 1番 27号 堀井ビル 4階

【弁理士】

【氏名又は名称】 加藤 壯祐

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【書類名】 明細書

【発明の名称】 パッケージ基板

【特許請求の範囲】

【請求項1】 コア基板の両面に、層間樹脂絶縁層を介在させて導体回路を形成して成り、ICチップの搭載される側の表面に半田パッドが形成され、他の基板に接続される側の表面に、前記ICチップ搭載側の半田パッドよりも相対的に大きな半田パッドが形成されたパッケージ基板であって、

前記コア基板のICチップが搭載される側に形成される導体回路のパターン間に、ダミーパターンを形成したことを特徴とするパッケージ基板。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、ICチップを載置させるためのパッケージ基板に関し、更に詳細には、上面及び下面に、ICチップへの接続用の半田パッドと、マザーボード、サブボード等の基板への接続用の半田パッドとが形成されたパッケージ基板に関するものである。

【0002】

【従来の技術】

高集積ICチップは、パッケージ基板に載置され、マザーボード、サブボード等の基板へ接続されている。このパッケージ基板の構成について、図24を参照して説明する。図24(A)は、パッケージ基板300の断面図を示し、図24(B)は、該パッケージ基板300にICチップ80を載置して、マザーボード90へ取り付けた状態を示す断面図である。該パッケージ基板300は、コア基板330の両面に層間樹脂絶縁層350を介在させて複数層の導体回路358を形成してなり、ICチップ80側の表面(上面)には、ICチップ側のパッド82と接続するための半田バンプ376Uが形成され、サブボード90側の表面(下面)には、マザーボード側のパッド92と接続するための半田バンプ376Dが形成されている。該半田バンプ376Uは、半田パッド375U上に形成され

、又、半田バンプ376Dは、半田パッド375D上に形成されている。

【0003】

上述したようにパッケージ基板300は、高集積ICチップ80とマザーボード90とを接続するために用いられている。即ち、ICチップ80のパッド82は直径133～170 μ mと小さく、マザーボード90側のパッド92は直径600 μ mと大きいので、ICチップをマザーボードへ直接取り付けることができないため、パッケージ基板にて中継を行っている。

【0004】

【発明が解決しようとする課題】

パッケージ基板は、ICチップ側半田パッド375U及びマザーボード側半田パッド375Dを、それぞれ上述したICチップ側のパッド82及びマザーボード側のパッド92の大きさに対応させて形成してある。このため、パッケージ基板300のICチップ側の表面に占める半田パッド375Uの面積の割合と、マザーボード側の表面に占める半田パッド375Dの面積の割合とが異なっている。ここで、層間樹脂絶縁層350及びコア基板330は、樹脂により形成されており、半田パッド375U、375Dは、ニッケル等の金属で形成されている。このため、製造工程において、層間樹脂絶縁層350の硬化、乾燥等により当該樹脂部分を収縮させた際に、上述したICチップ側の表面に占める半田パッド375Yの面積の割合と、マザーボード側の表面に占める半田パッド375Dの面積の割合との差から、パッケージ基板に、ICチップ側への反りを発生させることがあった。更に、ICチップを載置させて実際に使用される際にも、ICチップに発生する熱により収縮を繰り返した際に、該樹脂部分と金属部分である半田パッドとの収縮率の差から、反りを生じさせることがあった。

【0005】

本発明は、上述した課題を解決するためになされたものであり、その目的とするところは、半田バンプを有する反りのないパッケージ基板を提供することにある。

【0006】

【課題を解決するための手段】

上述した目的を達成するため本発明は、コア基板の両面に、層間樹脂絶縁層を介在させて導体回路を形成して成り、ＩＣチップの搭載される側の表面に半田パッドが形成され、他の基板に接続される側の表面に、前記ＩＣチップ搭載側の半田パッドよりも相対的に大きな半田パッドが形成されたパッケージ基板であって、

前記コア基板のＩＣチップが搭載される側に形成される導体回路のパターン間に、ダミーパターンを形成したことを技術的特徴とする。

【０００７】

本発明においては、パッケージ基板のＩＣチップ側は、半田パッドが小さいため、半田パッドによる金属部分の占める割合が小さく、マザーボード等の基板側は、半田パッドが大きい、金属部分の割合が大きい。ここで、パッケージ基板のＩＣチップ側の導体回路のパターン間に、ダミーパターンを形成することで、金属部分を増やし、該ＩＣチップ側とマザーボード側との金属部分の比率を調整し、パッケージ基板に反りを発生させないようにしている。ここで、ダミーパターンとは、電気接続或いはコンデンサ等の意味を持たず、単に機械的な意味合いで形成されるパターンを言う。

【０００８】

【発明の実施の形態】

本発明の第１実施形態に係るパッケージ基板の構成について図２２を参照して説明する。図２２に断面を示す第１実施形態のパッケージ基板は、上面に集積回路（図示せず）を載置した状態で、マザーボード（図示せず）に取り付けるためのいわゆる集積回路パッケージを構成するものである。該パッケージ基板は、上面に集積回路のバンプ側に接続するための半田バンプ７６Ｕが設けられ、下面側にマザーボードのバンプに接続するための半田バンプ７６Ｄが配設され、該集積回路－マザーボード間の信号等の受け渡し、及び、マザーボード側からの電源供給を中継する役割を果たしている。

【０００９】

パッケージ基板のコア基板３０の上面及び下面には、グランド層となる内層銅パターン３４Ｕ、３４Ｄが形成されている。また、内層銅パターン３４Ｕの上層

には、層間樹脂絶縁層 50 を介在させて信号線を形成する導体回路 58 U 及びダミーパターン 58 M が、又、該層間樹脂絶縁層 50 を貫通してバイアホール 60 U 形成されている。導体回路 58 U 及びダミーパターン 58 M の上層には、層間樹脂絶縁層 150 を介して最外層の導体回路 158 U 及び該層間樹脂絶縁層 150 を貫通するバイアホール 160 U が形成され、該導体回路 158 U、バイアホール 160 U には半田バンプ 76 U を支持する半田パッド 75 U が形成されている。ここで、IC チップ側の半田パッド 75 U は、直径 133~170 μm に形成されている。

【0010】

一方、コア基板 30 の下面側のグランド層（内層銅パターン）34 D の上層（ここで、上層とは基板 30 を中心として上面については上側を、基板の下面については下側を意味する）には、層間樹脂絶縁層 50 を介して信号線を形成する導体回路 58 D が形成されている。該導体回路 58 D の上層には、層間樹脂絶縁層 150 を介して最外層の導体回路 158 D 及び該層間樹脂絶縁層 150 を貫通するバイアホール 160 D が形成され、該導体回路 158 D、バイアホール 160 D には半田バンプ 76 D を支持する半田パッド 75 D が形成されている。ここで、マザーボード側の半田パッド 75 D は、直径 600 μm に形成されている。

【0011】

図 22 の X1-X1 断面を図 23 に示す。即ち、図 23 は、パッケージ基板の横断面を示し、図 23 中の X1-X1 縦断面が図 22 に相当する。図 23 中に示すように、信号線を構成する導体回路 58 U-導体回路 58 U 間には、ダミーパターン 58 M が形成されている。ここで、ダミーパターンとは、電気接続或いはコンデンサ等の意味を持たず、単に機械的な意味合いで形成されるパターンを言う。

【0012】

図 24 を参照して上述した従来技術のパッケージ基板と同様に、第 1 実施形態に係るパッケージ基板において、IC チップ側の表面（上面）は、配設される半田パッドが小さいため（直径 133~170 μm ）、半田パッドによる金属部分の占める割合が小さい。一方、マザーボード等の表面（下面）は、半田パッドが

大きいため（直径600 μ m）、金属部分の割合が大きい。ここで、本実施形態のパッケージ基板では、パッケージ基板のICチップ側の信号線を形成する導体回路58U、58U間に、ダミーパターン58Mを形成することで、パッケージ基板のICチップ側の金属部分を増やし、該ICチップ側とマザーボード側との金属部分の比率を調整し、後述するパッケージ基板の製造工程、及び、使用中において反りを発生させないようにしてある。

【0013】

引き続き、図22に示すパッケージ基板の製造工程について図1～図22を参照して説明する。

(1) 厚さ1mmのガラスエポキシ樹脂またはBT（ビスマレイミドトリアジン）樹脂からなるコア基板30の両面に18 μ mの銅箔32がラミネートされている銅張積層板30Aを出発材料とする（図1参照）。まず、この銅張積層板30Aをドリル削孔し、無電解めっき処理を施し、パターン状にエッチングすることにより、基板30の両面に内層銅パターン34U、34Dとスルーホール36を形成する（図2参照）。

【0014】

(2) さらに、内層銅パターン34U、34Dおよびスルーホール36を形成した基板30を、水洗いして乾燥した後、酸化還元処理し、内層銅パターン34U、34Dおよびスルーホール36の表面に粗化層38を設ける（図3参照）。

【0015】

(3) 一方、基板表面を平滑化するための樹脂充填剤を調整する。ここでは、ビスフェノールF型エポキシモノマー（油化シェル製、分子量310、YL983U）100重量部、イミダゾール硬化剤（四国化成製、2E4MZ-CN）6重量部を混合し、これらの混合物に対し、表面にシランカップリング剤がコーティングされた平均粒径1.6 μ mのSiO₂球状粒子（アドマテック製、CRS1101-CE、ここで、最大粒子の大きさは後述する内層銅パターンの厚み（15 μ m）以下とする）170重量部、消泡剤（サンノブコ製、ペレノールS4）0.5重量部を混合し、3本ロールにて混練することにより、その混合物の粘度を23 \pm 1℃で45,000～49,000cpsに調整して、樹脂充填剤を得

る。

この樹脂充填剤は無溶剤である。もし溶剤入りの樹脂充填剤を用いると、後工程において層間剤を塗布して加熱・乾燥させる際に、樹脂充填剤の層から溶剤が揮発して、樹脂充填剤の層と層間材との間で剥離が発生するからである。

【0016】

(4) 上記(3)で得た樹脂充填剤40を、基板30の両面にロールコータを用いて塗布することにより、上面の導体回路(内層銅パターン)34U間あるいはスルーホール36内に充填し、70℃、20分間で乾燥させ、下面についても同様にして樹脂充填剤40を導体回路34D間あるいはスルーホール36内に充填し、70℃、20分間で乾燥させる(図4参照)。

【0017】

(5) 上記(4)の処理を終えた基板30の片面を、#600のベルト研磨紙(三共理化学製)を用いたベルトサンダー研磨により、内層銅パターン34U、34Dの表面やスルーホール36のランド表面に樹脂充填剤40が残らないように研磨し、次いで、上記ベルトサンダー研磨による傷を取り除くためのバフ研磨を行う(図5参照)。

次いで、100℃で1時間、120℃で3時間、150℃で1時間、180℃で7時間の加熱処理を行って樹脂充填剤40を硬化させる。

【0018】

このようにして、スルーホール36等に充填された樹脂充填剤40の表層部および導体回路34U、34D上面の粗化層38を除去して基板両面を平滑化することで、樹脂充填剤40と導体回路34U、34Dの側面とが粗化層38を介して強固に密着し、またスルーホール36の内壁面と樹脂充填剤40とが粗化層38を介して強固に密着した配線基板を得る。即ち、この工程により、樹脂充填剤40の表面と内層銅パターン34U、34Dの表面とを同一平面にする。ここで、充填した硬化樹脂のTg点は155.6℃、線熱膨張係数は $44.5 \times 10^{-6} / ^\circ\text{C}$ であった。

【0019】

(6) 上記(5)の処理で露出した導体回路34U、34Dおよびスルーホール

36のランド上面に、厚さ $2.5\mu\text{m}$ のCu-Ni-P合金からなる粗化層（凹凸層）42を形成し、さらに、その粗化層42の表面に厚さ $0.3\mu\text{m}$ のSn層を設ける（図6参照、但し、Sn層については図示しない）。

その形成方法は以下のものである。即ち、基板30を酸性脱脂してソフトエッチングし、次いで、塩化パラジウムと有機酸からなる触媒溶液で処理して、Pd触媒を付与し、この触媒を活性化した後、硫酸銅 8g/l 、硫酸ニッケル 0.6g/l 、クエン酸 15g/l 、次亜リン酸ナトリウム 29g/l 、ホウ酸 31g/l 、界面活性剤 0.1g/l 、 $\text{pH}=9$ からなる無電解めっき浴にてめっきを施し、銅導体回路4およびスルーホール9のランド上面にCu-Ni-P合金の粗化層42を形成する。ついで、ホウフッ化スズ 0.1mol/l 、チオ尿素 1.0mol/l 、温度 50°C 、 $\text{pH}=1.2$ の条件でCu-Sn置換反応させ、粗化層42の表面に厚さ $0.3\mu\text{m}$ のSn層を設ける（Sn層については図示しない）。

【0020】

引き続き、絶縁層を形成する感光性接着剤（上層用）及び層間樹脂絶縁剤（下層用）を用意する。

（7）感光性接着剤（上層用）は、DMDG（ジエチレングリコールジメチルエーテル）に溶解した濃度 $80\text{wt}\%$ のクレゾールノボラック型エポキシ樹脂（日本化薬製、分子量 2500 ）の 25% アクリル化物を 35 重量部、ポリエーテルスルホン（PES） 12 重量部、イミダゾール硬化剤（四国化成製、2E4MZ-CN） 2 重量部、感光性モノマー（東亜合成製、アロニックスM315） 4 重量部、光開始剤（チバガイギー製、イルガキュアI-907） 2 重量部、光増感剤（日本化薬製、DET-X-S） 0.2 重量部を混合し、これらの混合物に対し、エポキシ樹脂粒子（三洋化成製、ポリマーボール）の平均粒径 $1.0\mu\text{m}$ のものを 7.2 重量部、平均粒径 $0.5\mu\text{m}$ のものを 3.09 重量部、消泡剤（サンプロコ製 S-65） 0.5 重量部を混合した後、さらにNMP 30 重量部を添加しながら混合して粘度 $7\text{Pa}\cdot\text{s}$ の感光性接着剤（上層用）を得る。

【0021】

（8）一方、層間樹脂絶縁剤（下層用）は、DMDG（ジエチレングリコールジ

メチルエーテル) に溶解した濃度 80 wt % のクレゾールノボラック型エポキシ樹脂 (日本化薬製、分子量 2500) の 25 % アクリル化物を 35 重量部、ポリエーテルスルホン (PES) 12 重量部、イミダゾール硬化剤 (四国化成製、2E4MZ-CN) 2 重量部、感光性モノマー (東亜合成製、アロニックス M315) 4 重量部、光開始剤 (チバガイギー製、イルガキュア I-907) 2 重量部、光増感剤 (日本化薬製、DET-E-S) 0.2 重量部を混合し、これらの混合物に対し、エポキシ樹脂粒子 (三洋化成製、ポリマーボール) の平均粒径 0.5 μm のものを 14.49 重量部、消泡剤 (サンノブコ製、S-65) 0.5 重量部を混合した後、さらに NMP 30 重量部を添加しながら混合して粘度 1.5 Pa \cdot s の層間樹脂絶縁剤 (下層用) を得る。

【0022】

(9) 基板 30 の両面に、上記 (7) で得られた粘度 1.5 Pa \cdot s の層間樹脂絶縁剤 (下層用) をロールコートで塗布し、水平状態で 20 分間放置してから、60℃ で 30 分の乾燥 (プリバーク) を行い、絶縁剤層 44 を形成する。

さらにこの絶縁剤層 44 の上に上記 (8) で得られた粘度 7 Pa \cdot s の感光性接着剤 (上層用) をロールコートを用いて塗布し、水平状態で 20 分間放置してから、60℃ で 30 分の乾燥を行い、接着剤層 46 を形成する (図 7 参照)。

【0023】

上述したように導体回路 34U、34D は、粗化層 (凹凸層) 42 が形成され、即ち、粗化処理が施されることで、上層の絶縁剤層 44 との密着性が高められている。

【0024】

(10) 上記 (9) で絶縁剤層 44 および接着剤層 46 を形成した基板 30 の両面に、100 μm ϕ の黒円が印刷されたフォトマスクフィルムを密着させ、超高圧水銀灯により 500 mJ/cm² で露光する。これを DMDG 溶液でスプレー現像し、さらに、当該基板を超高圧水銀灯により 3000 mJ/cm² で露光し、100℃ で 1 時間、その後 150℃ で 5 時間の加熱処理 (ポストバーク) をすることにより、フォトマスクフィルムに相当する寸法精度に優れた 100 μm ϕ の開口 (バイアホール形成用開口 48) を有する厚さ 35 μm の層間樹脂絶縁層

(2層構造) 50を形成する(図8参照)。

なお、バイアホールとなる開口48には、スズめっき層を部分的に露出させる。

【0025】

(11) 開口48が形成された基板30を、クロム酸に1分間浸漬し、接着剤層46の表面のエポキシ樹脂粒子を溶解除去することにより、層間樹脂絶縁層50の表面を粗面とし、その後、中和溶液(シプレイ社製)に浸漬してから水洗いする(図9参照)。

さらに、粗面化処理した該基板の表面に、パラジウム触媒(アトテック製)を付与することにより、層間樹脂絶縁層50の表面およびバイアホール用開口48の内壁面に触媒核を付ける。

【0026】

(12) 以下の組成の無電解銅めっき浴中に基板を浸漬して、粗面全体に厚さ1.6 μm の無電解銅めっき膜52を形成する(図10参照)。

〔無電解めっき液〕

EDTA	150 g/l
硫酸銅	20 g/l
HCHO	30 ml/l
NaOH	40 g/l
α 、 α' -ピピリジル	80 mg/l
PEG	0.1 g/l

〔無電解めっき条件〕

70℃の液温度で30分

【0027】

(13) 上記(12)で形成した無電解銅めっき膜52上に市販の感光性ドライフィルムを張り付け、マスクを載置して、100 mJ/cm^2 で露光、0.8%炭酸ナトリウムで現像処理し、図23を参照して上述したように信号線となる導体回路58U-58U間に、ダミーパターン58Mを形成するように厚さ15 μm のめっきレジスト54を設ける(図11参照)。

【0028】

(14) ついで、レジスト非形成部分に以下の条件で電解銅めっきを施し、厚さ $15\ \mu\text{m}$ の電解銅めっき膜 56 を形成する (図 12 参照)。

〔電解めっき液〕

硫酸	180 g/l
硫酸銅	80 g/l
添加剤 (アトテックジャパン製、カパラシド GL)	1 ml/l

〔電解めっき条件〕

電流密度	$1\ \text{A/dm}^2$
時間	30 分
温度	室温

【0029】

(15) めっきレジスト 54 を 5% KOH で剥離除去した後、そのめっきレジスト 54 下の無電解めっき膜 52 を硫酸と過酸化水素の混合液でエッチング処理して溶解除去し、無電解銅めっき膜 52 と電解銅めっき膜 56 からなる厚さ $18\ \mu\text{m}$ の導体回路 58U、58D 及びバイアホール 60U、60D を形成する (図 13 参照)。

引き続き、その基板 30 を $800\ \text{g/l}$ のクロム酸中に 3 分間浸漬して粗化面上に残留しているパラジウム触媒核を除去する。

【0030】

(16) 導体回路 58U、58D 及びバイアホール 60U、60D を形成した基板 30 を、硫酸銅 $8\ \text{g/l}$ 、硫酸ニッケル $0.6\ \text{g/l}$ 、クエン酸 $15\ \text{g/l}$ 、次亜リン酸ナトリウム $29\ \text{g/l}$ 、ホウ酸 $31\ \text{g/l}$ 、界面活性剤 $0.1\ \text{g/l}$ からなる $\text{pH}=9$ の無電解めっき液に浸漬し、該導体回路 58U、58D 及びバイアホール 60U、60D の表面に厚さ $3\ \mu\text{m}$ の銅-ニッケル-リンからなる粗化層 62 を形成する (図 14 参照)。

さらに、ホウフッ化スズ $0.1\ \text{mol/l}$ 、チオ尿素 $1.0\ \text{mol/l}$ 、温度 50°C 、 $\text{pH}=1.2$ の条件で Cu-Sn 置換反応を行い、上記粗化層 62 の表面に厚さ $0.3\ \mu\text{m}$ の Sn 層を設ける (Sn 層については図示しない)。

【0031】

(17) 上記(2)～(16)の工程を繰り返すことにより、さらに上層の導体回路を形成する。即ち、基板30の両面に、層間樹脂絶縁剤(下層用)をロールコートで塗布し、絶縁剤層144を形成する。また、この絶縁剤層144の上に感光性接着剤(上層用)をロールコートを用いて塗布し、接着剤層146を形成する(図15参照)。絶縁剤層144および接着剤層146を形成した基板30の両面に、フォトマスクフィルムを密着させ、露光・現像し、開口(バイアホール形成用開口148)を有する層間樹脂絶縁層150を形成した後、該層間樹脂絶縁層150の表面を粗面とする(図16参照)。その後、該粗面化処理した該基板30の表面に、無電解銅めっき膜152を形成する(図17参照)。引き続き、無電解銅めっき膜152上にめっきレジスト154を設けた後、レジスト非形成部分に電解銅めっき膜156を形成する(図18参照)。そして、めっきレジスト154をKOHで剥離除去した後、そのめっきレジスト154下の無電解銅めっき膜152を溶解除去し導体回路158U、158D及びバイアホール160U、160Dを形成する(図19参照)。さらに、該導体回路158U、158D及びバイアホール160U、160Dの表面に粗化層162を形成し、パッケージ基板を完成する(図20参照)。

【0032】

(19) そして、上述したパッケージ基板にはんだバンプを形成する。先ず、はんだバンプ用の溶剤レジスト組成物の調整について説明する。ここでは、DMGに溶解させた60重量%のクレゾールノボラック型エポキシ樹脂(日本化薬製)のエポキシ基50%をアクリル化した感光性付与のオリゴマー(分子量4000)を46.67g、メチルエチルケトンに溶解させた80重量%のビスフェノールA型エポキシ樹脂(油化シェル製、エピコート1001)15.0g、イミダゾール硬化剤(四国化成製、2E4MZ-CN)1.6g、感光性モノマーである多価アクリルモノマー(日本化薬製、R604)3g、同じく多価アクリルモノマー(共栄社化学製、DPE6A)1.5g、分散系消泡剤(サンノブコ社製、S-65)0.71gを混合し、さらにこれらの混合物に対し、光開始剤としてのベンゾフェノン(関東化学製)を2g、光増感剤としてのミヒラーケ

トン（関東化学製）を0.2g加えて、粘度を25℃で2.0Pa・sに調整したソルダーレジスト組成物を得る。

【0033】

(20) 上記(18)で得た配線板の両面に、上記ソルダーレジスト組成物を20μmの厚さで塗布する。次いで、70℃で20分間、70℃で30分間の乾燥処理を行った後、円パターン（マスクパターン）が描画された厚さ5mmのフォトマスクフィルムを密着させて載置し、1000mJ/cm²の紫外線で露光し、DMTG現像処理する。そしてさらに、80℃で1時間、100℃で1時間、120℃で1時間、150℃で3時間の条件で加熱処理し、はんだパッド部分（バイアホールとそのランド部分を含む）71が開口した（上面側の開口径200μm、下面側の開口径800μm）ソルダーレジスト層（厚み20μm）70を形成する（図21参照）。

【0034】

(21) 次に、ソルダーレジスト層70を形成した基板30を、塩化ニッケル30g/l、次亜リン酸ナトリウム10g/l、クエン酸ナトリウム10g/lからなるpH=5の無電解ニッケルめっき液に20分間浸漬して、開口部71に厚さ5μmのニッケルめっき層72を形成する（図22参照）。さらに、その基板30を、シアン化金カリウム2g/l、塩化アンモニウム75g/l、クエン酸ナトリウム50g/l、次亜リン酸ナトリウム10g/lからなる無電解金めっき液に93℃の条件で23秒間浸漬して、ニッケルめっき層72上に厚さ0.03μmの金めっき層74を析出し、上面に直径133~170μmの半田パッド75Uを、下面に直径600μmの半田パッド75Dを形成する。

【0035】

(22) そして、ソルダーレジスト層70の開口部71内の半田パッド75U、75Dに、はんだペーストを印刷して200℃でリフローすることによりはんだバンプ76U、76Dを形成し、はんだバンプ76U、76Dを有するパッケージ基板を完成する。

【0036】

なお、上述した実施形態では、セミアディティブ法により形成するパッケージ

基板を例示したが、本発明の構成は、フルアディティブ法により形成するパッケージ基板にも適用し得ることは言うまでもない。また、上述した実施形態では、層間樹脂絶縁層 50 と層間樹脂絶縁層 150 との間に形成される導体回路 58 U 間にダミーパターン 58 M を形成したが、この代わりに、コア基板 30 上に形成される内層銅パターン 34 D、或いは、最外層の導体回路 158 U 間にダミーパターン 58 M を形成することも可能である。また、上述した実施形態では、パッケージ基板をマザーボードに直接取り付けの例を挙げたが、パッケージ基板をサブボード等を介してマザーボードに接続する場合にも、本発明のパッケージ基板を好適に使用することができる。

【0037】

【発明の効果】

以上説明したように本発明のパッケージ基板において、ICチップ側の表面は、配設される半田パッドが小さいため、半田パッドによる金属部分の占める割合が小さく、マザーボード等の表面は、半田パッドが大きいため、金属部分の割合が大きい。ここで、パッケージ基板のICチップ側の信号線を形成する導体回路間に、ダミーパターンを形成し、パッケージ基板のICチップ側の金属部分を増やし、該ICチップ側とマザーボード側との金属部分の比率を調整してあるため、本発明の構成によれば、パッケージ基板の製造工程、及び、使用中において反りを発生させることがない。

【図面の簡単な説明】

【図1】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図2】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図3】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図4】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図5】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図6】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図7】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図8】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図9】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図10】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図11】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図12】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図13】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図14】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図15】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図16】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図17】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図18】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図19】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図 20】

本発明の第 1 実施形態に係るパッケージ基板の製造工程を示す図である。

【図 21】

本発明の第 1 実施形態に係るパッケージ基板の製造工程を示す図である。

【図 22】

本発明の第 1 実施形態に係るパッケージ基板を示す断面図である。

【図 23】

図 22 に示すパッケージ基板の X1-X1 横断面図である。

【図 24】

図 24 (A) は、従来技術に係るパッケージ基板の断面図であり、図 24 (B) は、従来技術のパッケージ基板に IC チップを載置し、マザーボードに取り付けた状態を示す断面図である。

【符号の説明】

30 コア基板

34U、34D 内層銅パターン（内層導体回路）

35 導体非形成部分

38 粗化層

40 樹脂充填剤

42 粗化層

48 バイアホール用開口

50 層間樹脂絶縁層

58U、58D 導体回路

58M ダミーパターン

60U、60D バイアホール

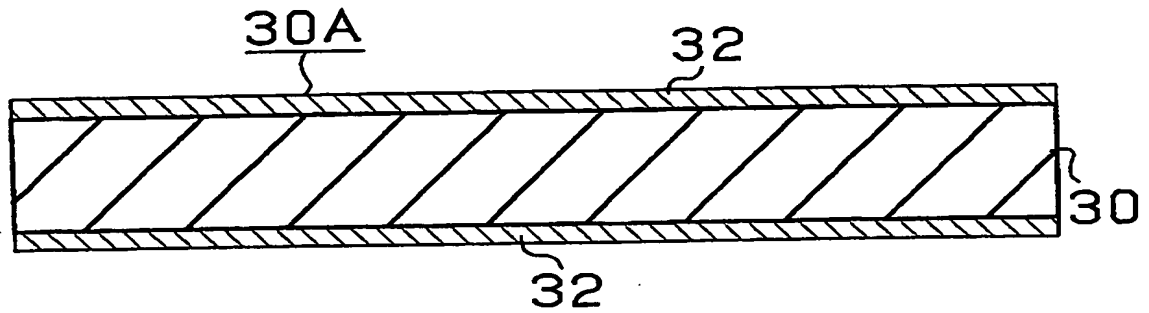
76U、76D 半田バンプ

150 層間樹脂絶縁層

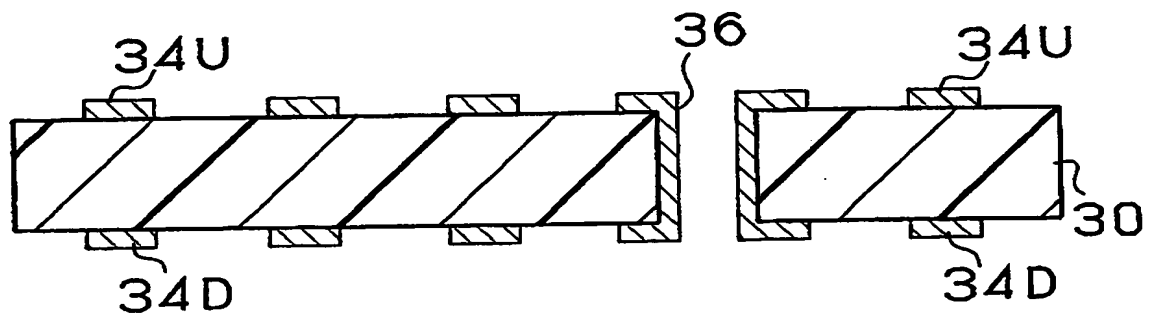
【書類名】

図面

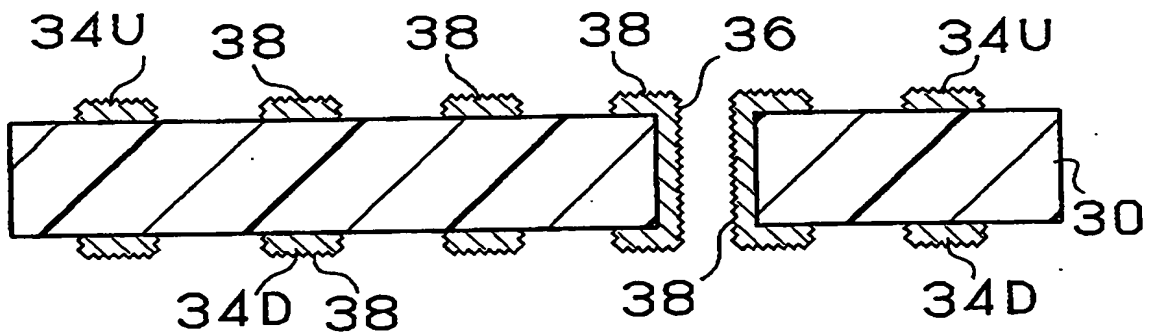
【図1】



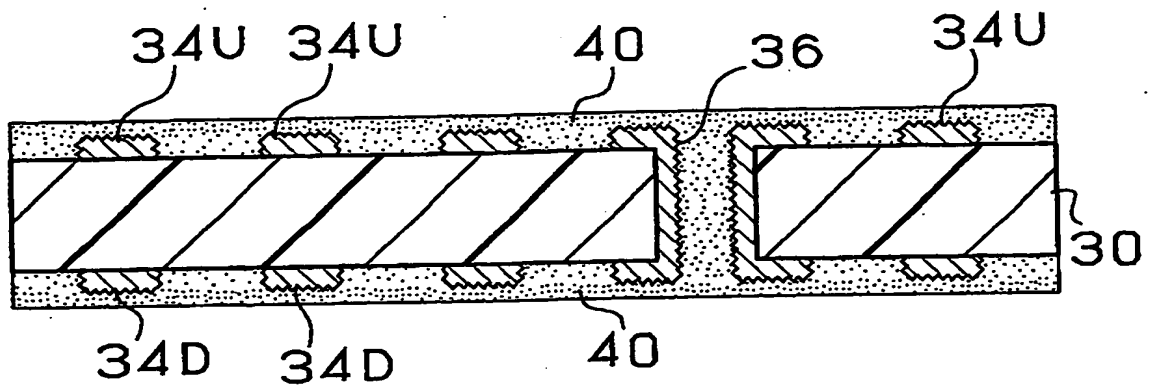
【図2】



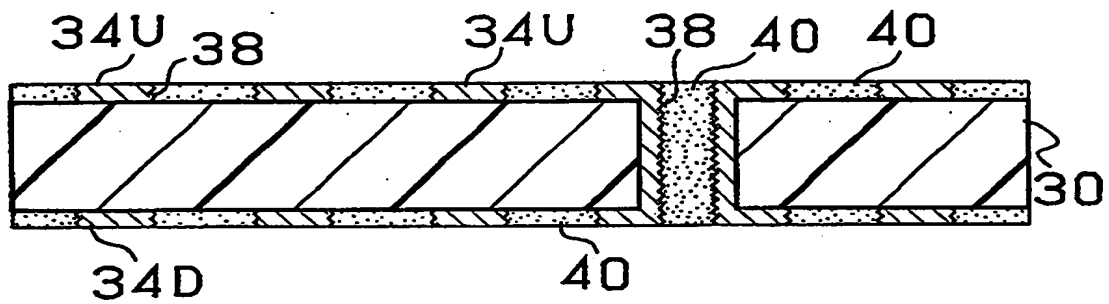
【図3】



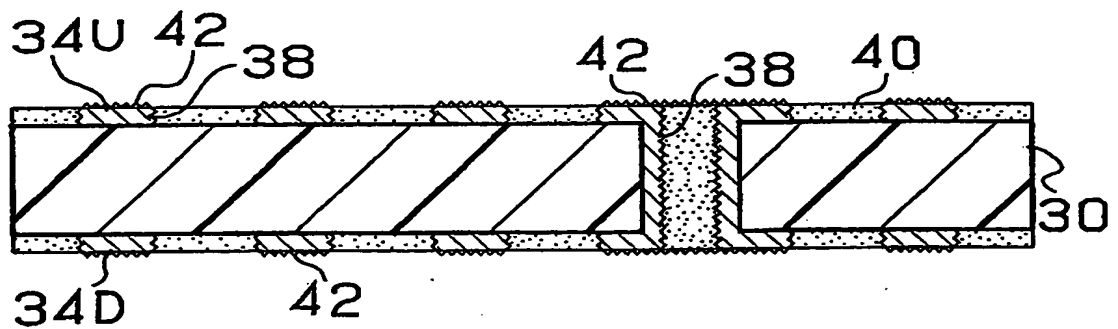
【図4】



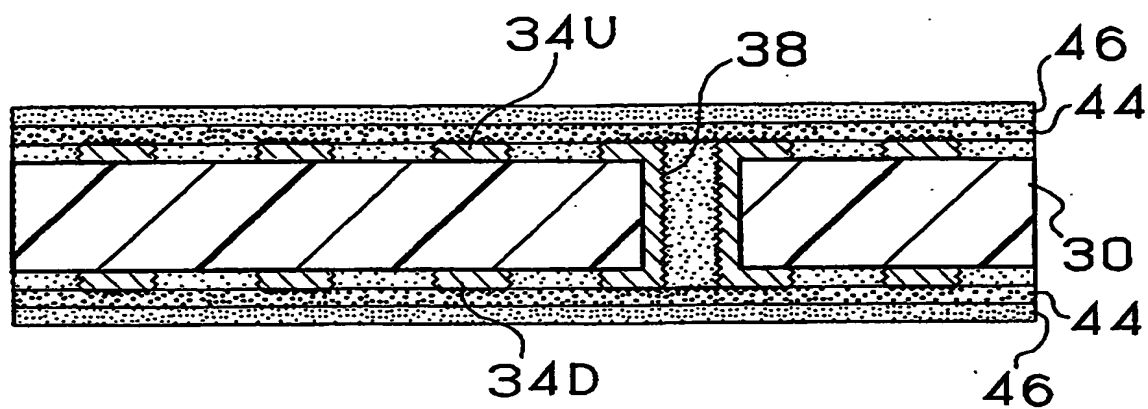
【図5】



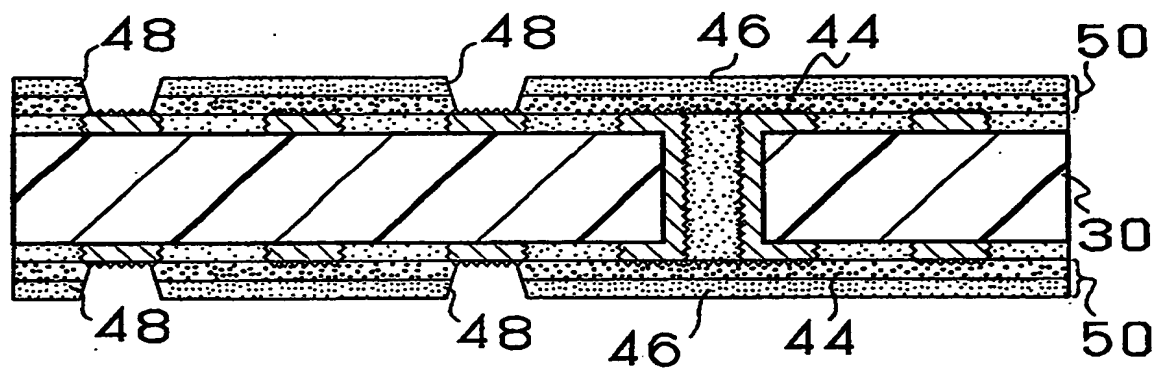
【図6】



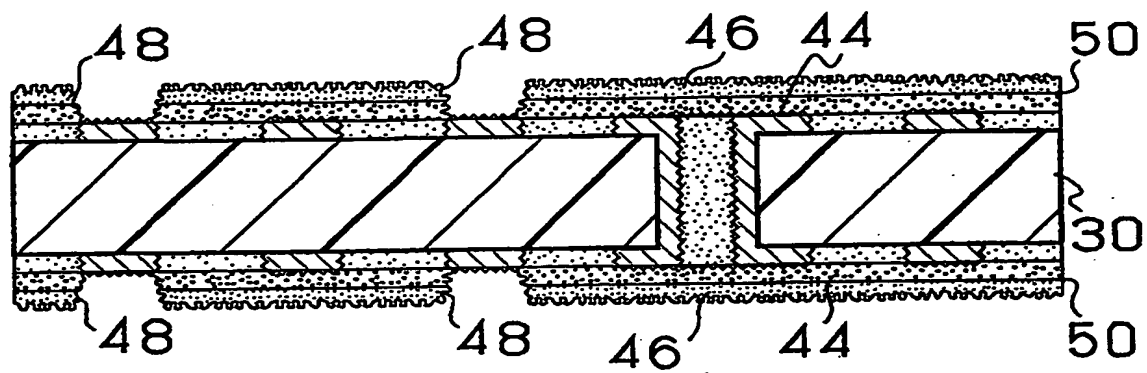
【図7】



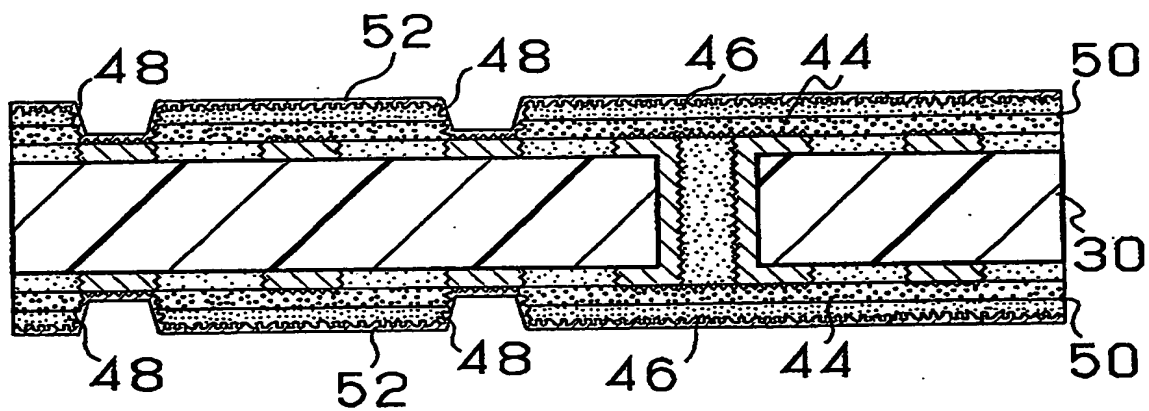
【図8】



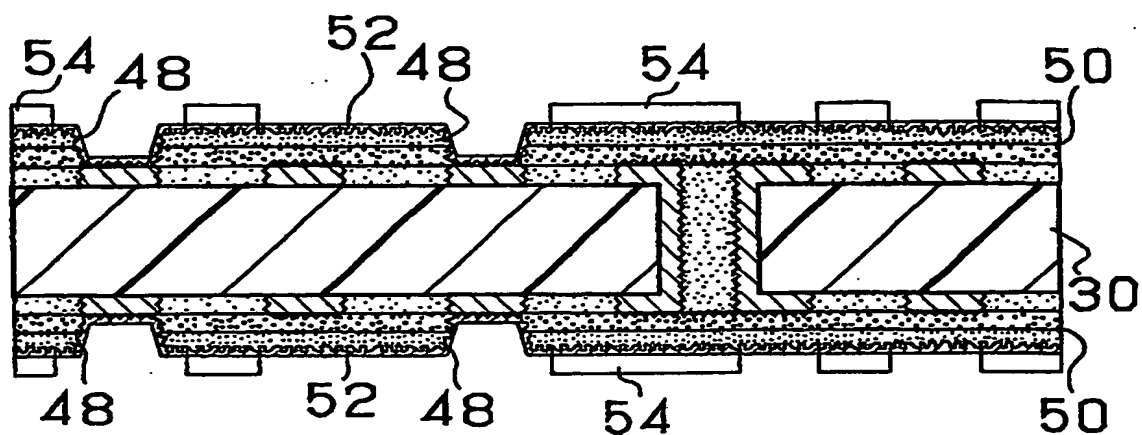
【図9】



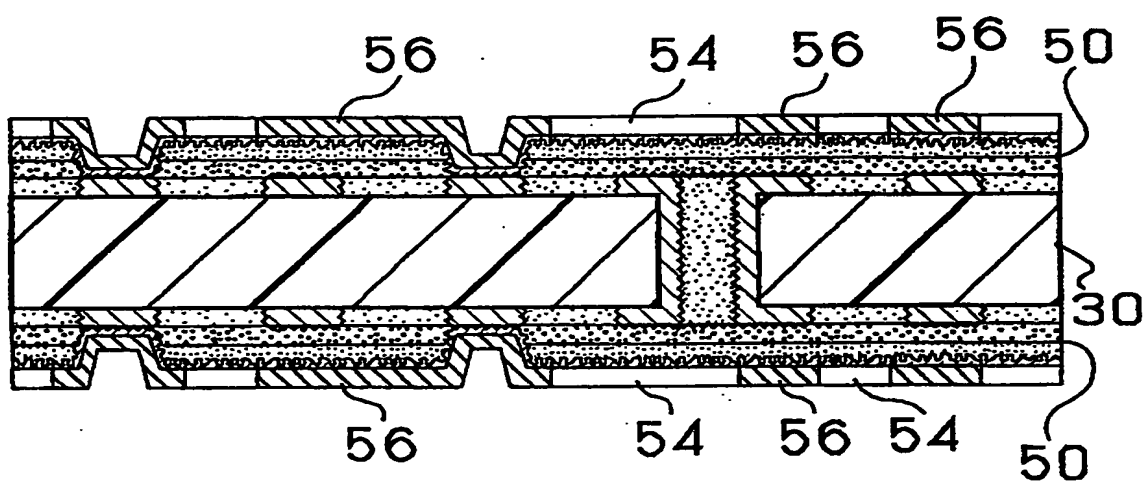
【図10】



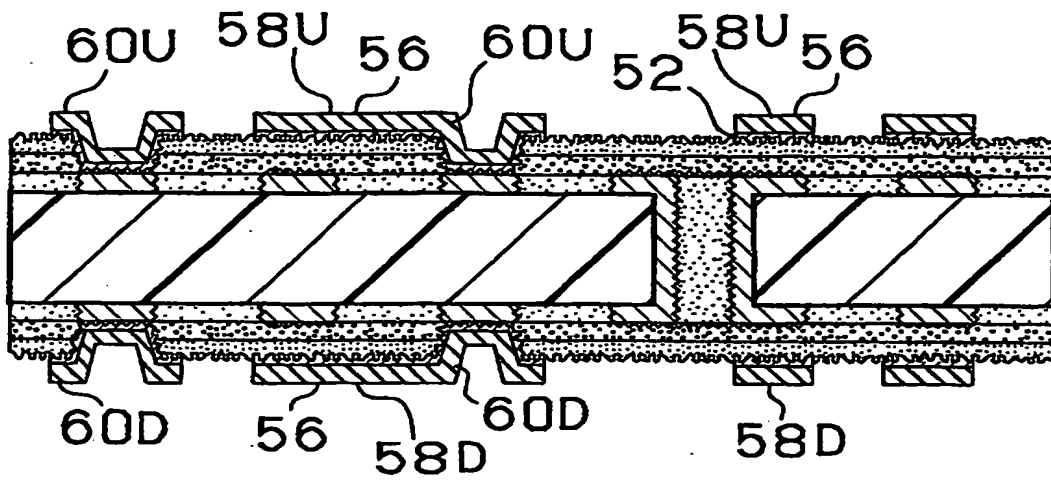
【図11】



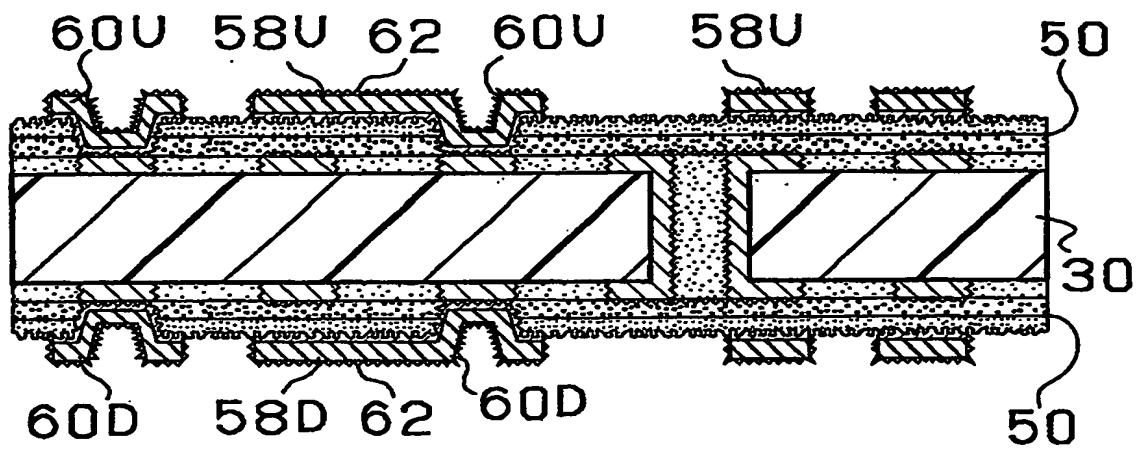
【図12】



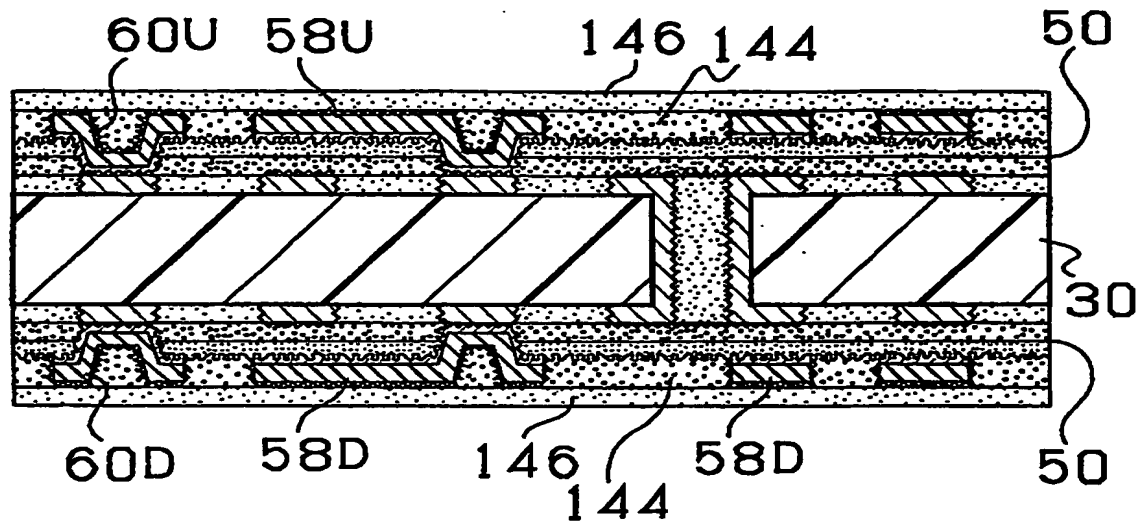
【図13】



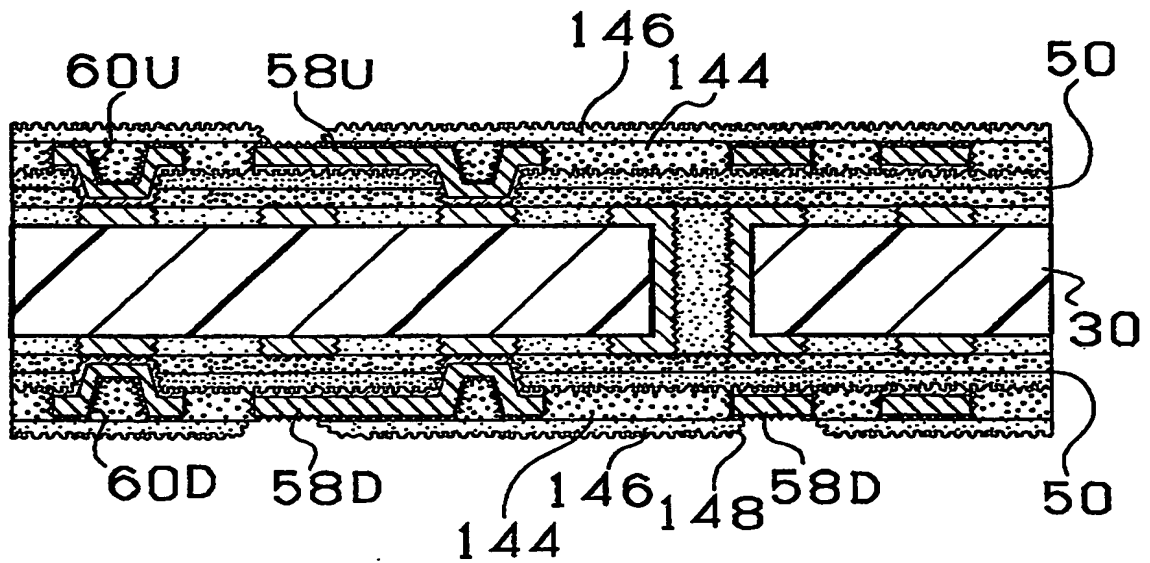
【図14】



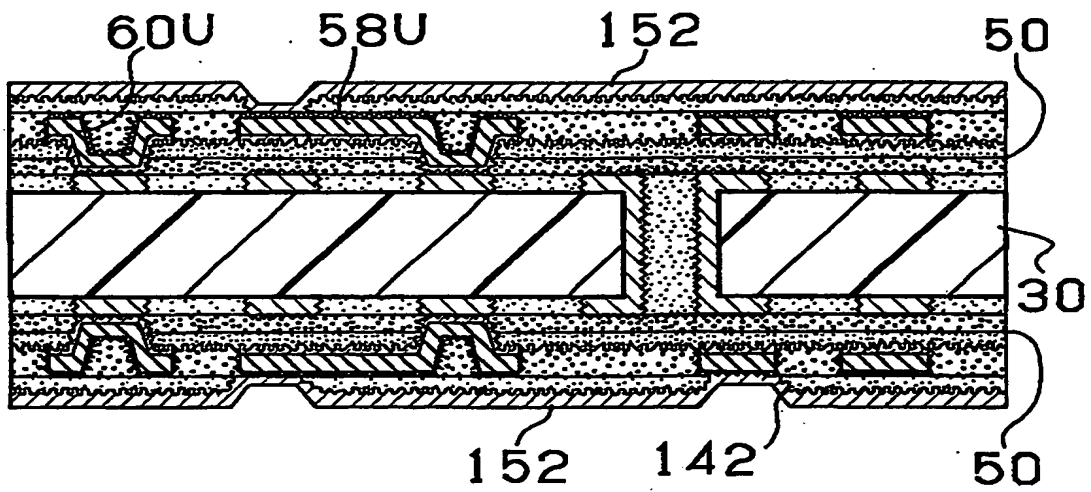
【図15】



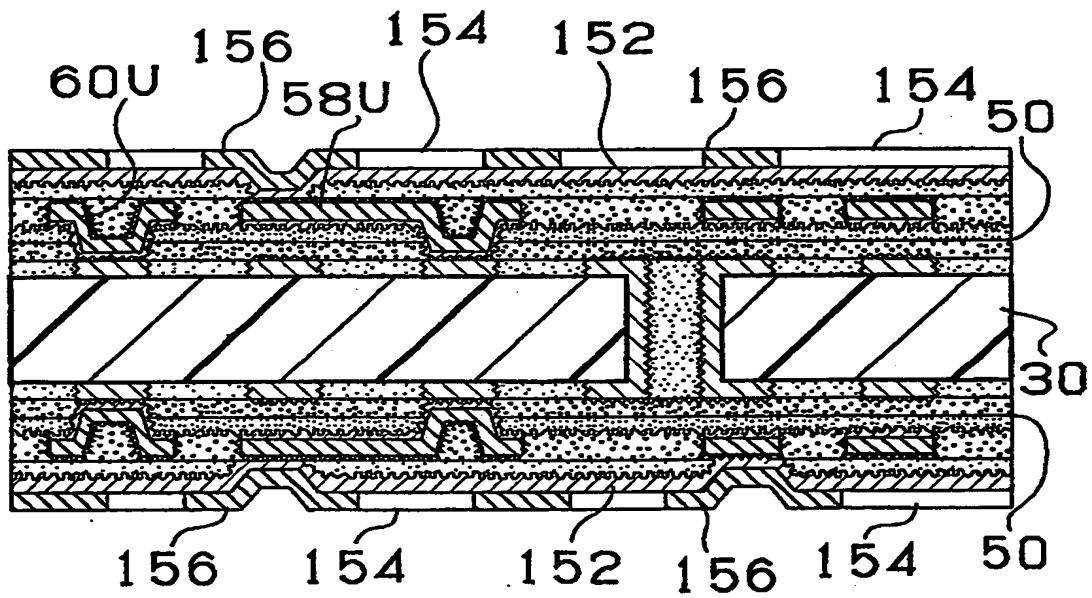
【図16】



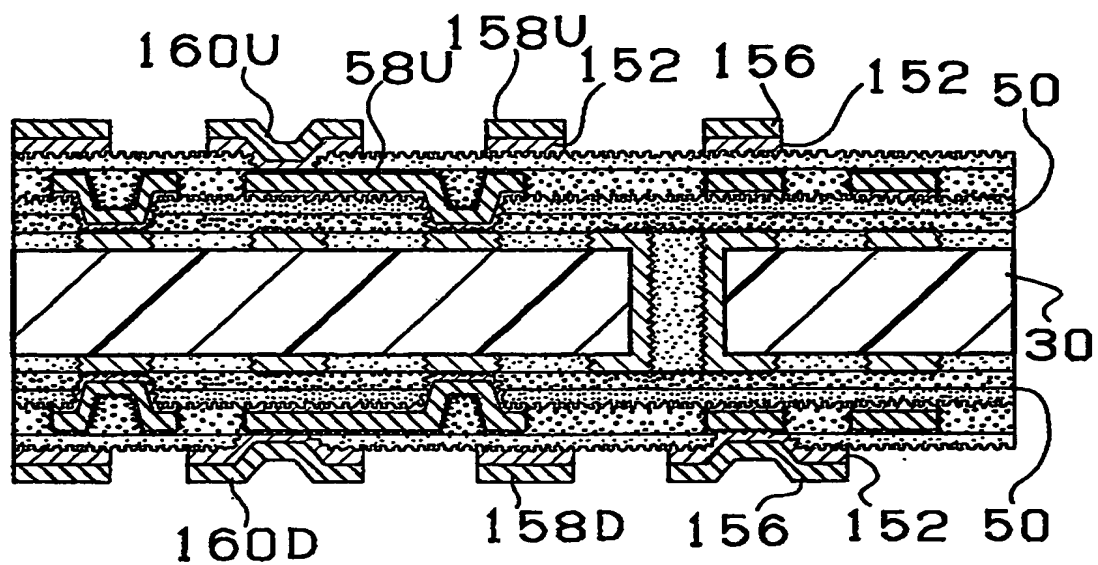
【図17】



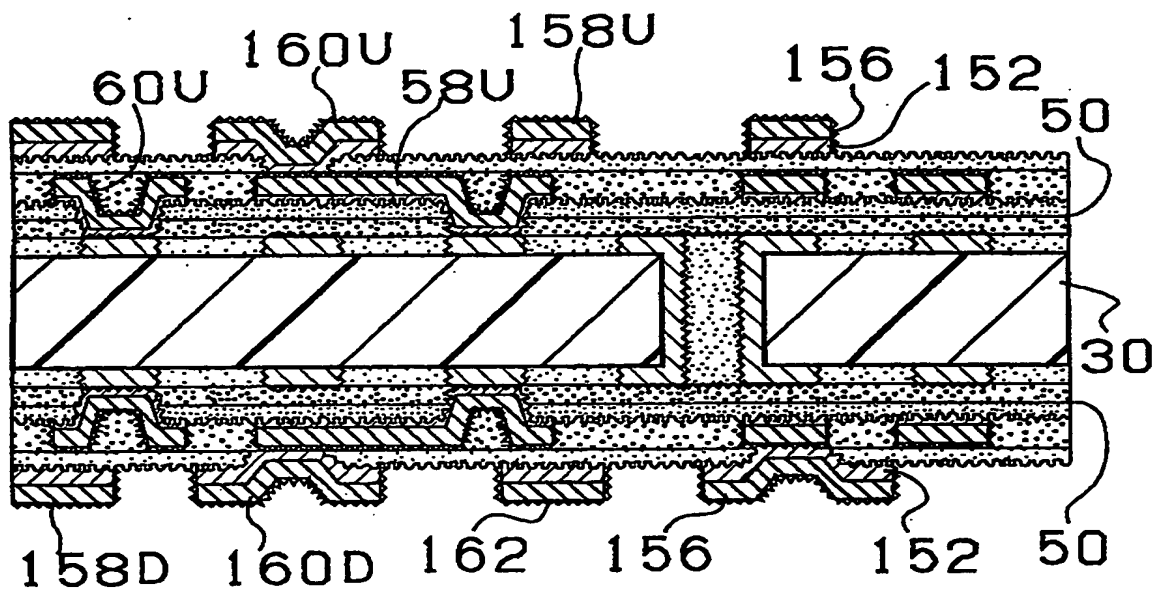
【図18】



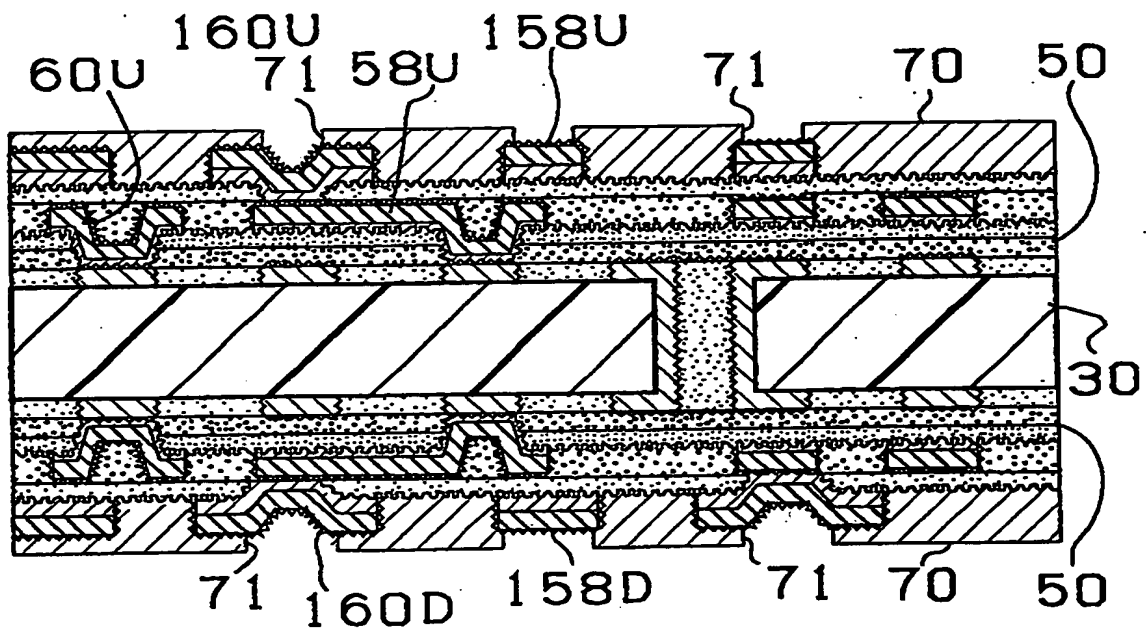
【図19】



【図20】

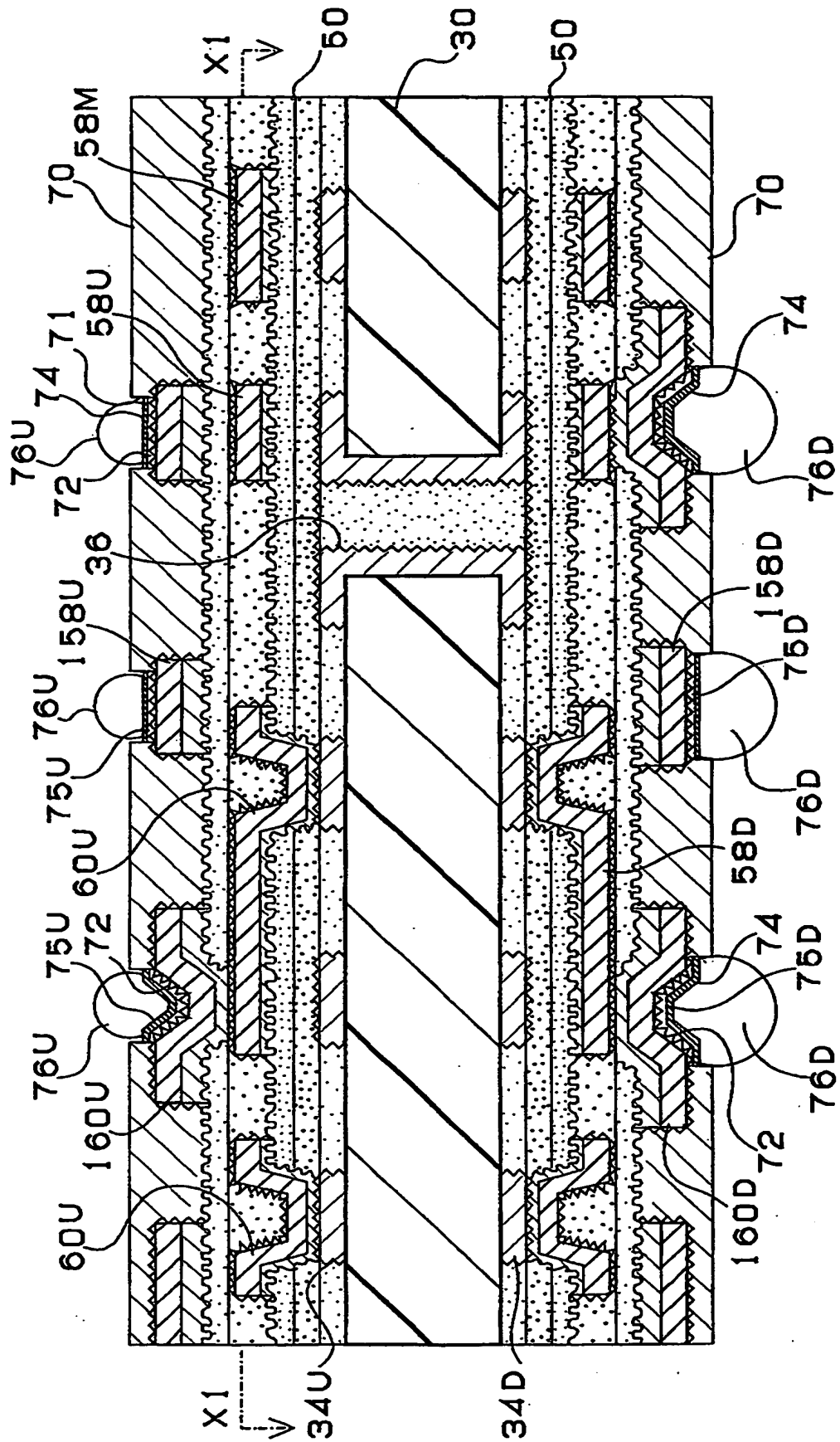


【図21】

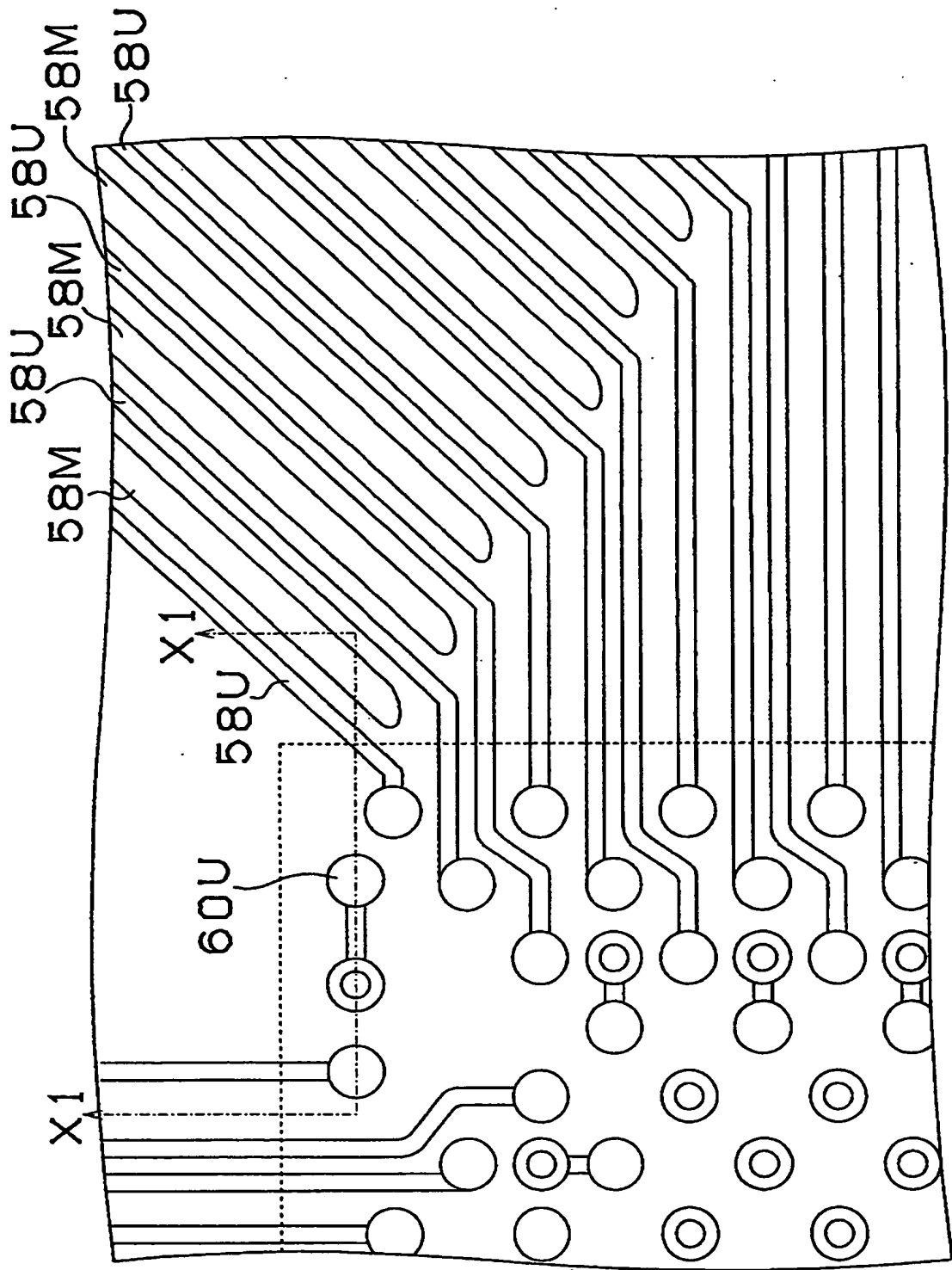


特平 9-312686

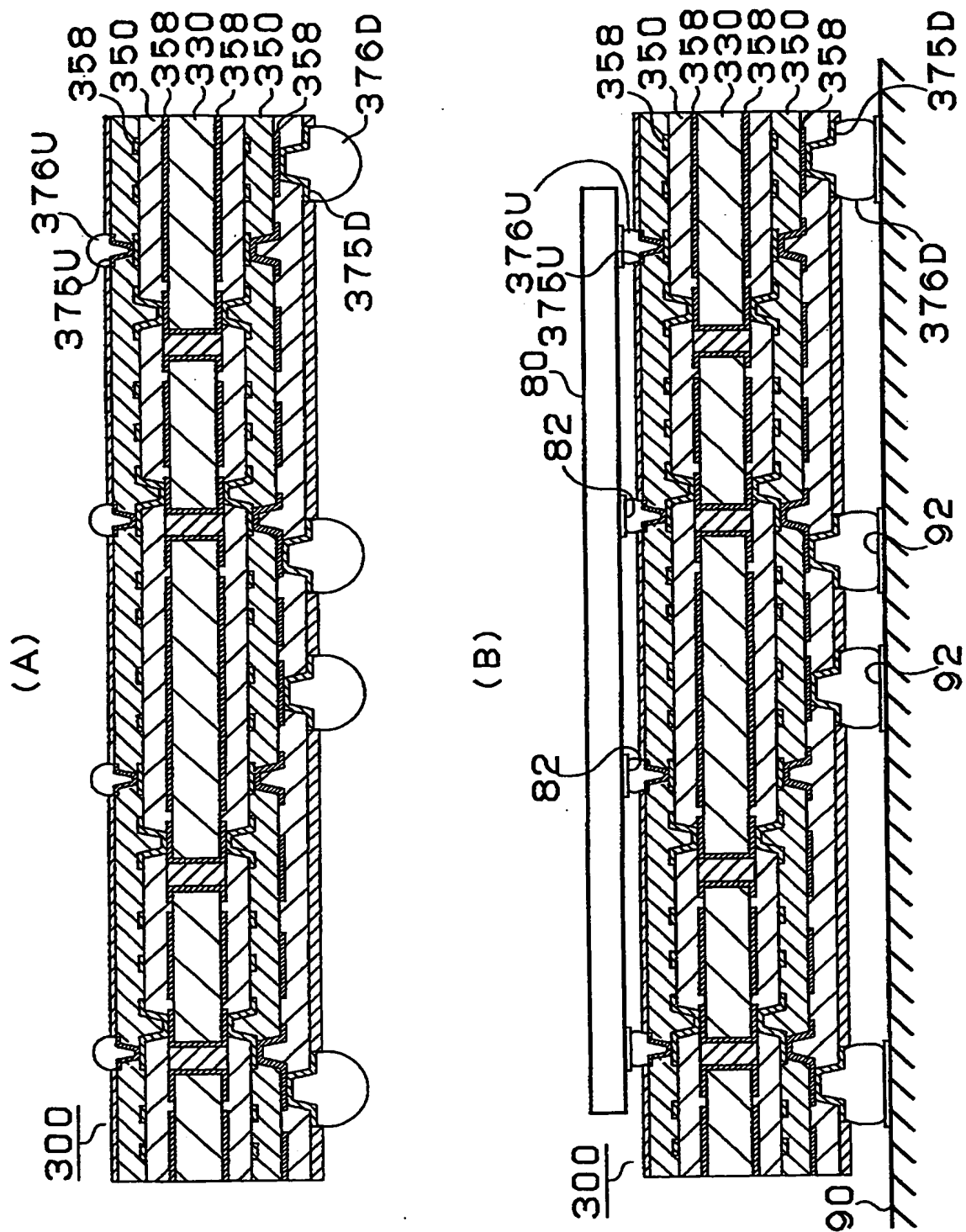
【図22】



【図23】



【図24】



【書類名】 要約書

【要約】

【課題】 半田バンプを有する反りのないパッケージ基板を提供する。

【解決手段】 パッケージ基板において、ICチップ側の表面（上面）は、半田パッドが小さいため（直径133～170 μ m）、半田パッドによる金属部分の占める割合が小さい。一方、マザーボード等の表面（下面）は、半田パッドが大きいため（直径600 μ m）、金属部分の割合が大きい。ここで、本パッケージ基板では、パッケージ基板のICチップ側の信号線を形成する導体回路58U、58U間に、ダミーパターン58Mを形成することで、パッケージ基板のICチップ側の金属部分を増やし、該ICチップ側とマザーボード側との金属部分の比率を調整し、パッケージ基板の製造工程、及び、使用中において反りを発生させないようにしてある。

【選択図】 図22

【書類名】

職権訂正データ

【訂正書類】

特許願

<認定情報・付加情報>

【特許出願人】

【識別番号】

000000158

【住所又は居所】

岐阜県大垣市神田町2丁目1番地

【氏名又は名称】

イビデン株式会社

【代理人】

申請人

【識別番号】

100095795

【住所又は居所】

愛知県名古屋市中区上前津2丁目1番27号 堀井
ビル4階 加藤田下特許事務所

【氏名又は名称】

田下 明人

【代理人】

申請人

【識別番号】

100098567

【住所又は居所】

愛知県名古屋市中区上前津2丁目1番27号 堀井
ビル4階 加藤田下特許事務所

【氏名又は名称】

加藤 壯祐

出 願 人 履 歴 情 報

識別番号 [000000158]

1. 変更年月日	1990年 8月29日
[変更理由]	新規登録
住 所	岐阜県大垣市神田町2丁目1番地
氏 名	イビデン株式会社